

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-313570

(43)Date of publication of application : 24.11.1998

(51)Int.Cl.

H02M 1/08

H02M 1/08

H02M 1/08

(21)Application number : 09-118345

(71)Applicant : FUJI ELECTRIC CO LTD

(22)Date of filing : 08.05.1997

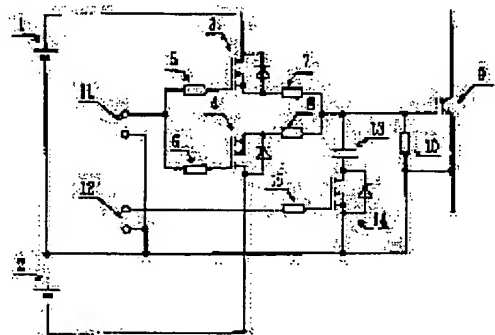
(72)Inventor : ISHII SHINICHI

## (54) IGBT DRIVING CIRCUIT

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To reduce the high-frequency leakage current, and to easily switch the voltage change rate, by connecting each one of gate resistor and capacitor for forward and backward biasing to the gate of an insulated gate bipolar transistor(IGBT), and by connecting a semiconductor switch for mode switching to the other side of the capacitor for turning on/off.

**SOLUTION:** A capacitor 13 is connected to the common point of a gate resistor 7 for forward biasing and a gate resistor 8 for backward biasing and the gate of an IGBT 9. One MOSFET 14 for switching a mode is connected to one side of the capacitor 13, and the other FET 14 is connected to the common point of a power supply 1 for forward biasing and a power supply 2 for backward biasing. When the FET 14 is turned off, a signal is inputted to an input 12 for switching the mode, the FET 14 is turned on, and the area between the gate and the emitter of the IGBT 9 is connected in parallel, thus changing a time constant for charging/discharging the gate when the IGBT is turned on/off and achieving an operation in a high/low voltage change rate mode.



## LEGAL STATUS

[Date of request for examination]

27.01.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3067687

[Date of registration]

19.05.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-313570

(43) 公開日 平成10年(1998)11月24日

(51) Int.Cl.<sup>8</sup>

H 0 2 M 1/08

識別記号

3 0 1

3 5 1

F I

H 0 2 M 1/08

3 0 1 Z

Y

3 5 1 Z

審査請求 未請求 請求項の数 3 O L (全 5 頁)

(21) 出願番号

特願平9-118345

(22) 出願日

平成9年(1997)5月8日

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田1番1号

(72) 発明者 石井 新一

神奈川県川崎市川崎区田辺新田1番1号

富士電機株式会社内

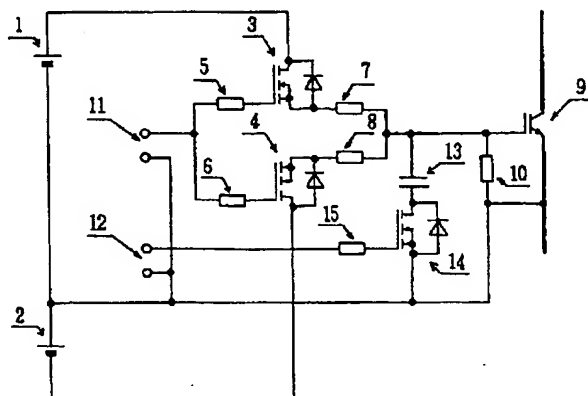
(74) 代理人 弁理士 松崎 清

(54) 【発明の名称】 IGBT駆動回路

(57) 【要約】

【課題】 IGBTを高 $dv/dt$ の通常モード、低 $dv/dt$ モードと簡単に切り替えられるようにし、高周波漏れ電流の抑制を容易にする。

【解決手段】 IGBT 9 のゲートと順バイアス電流制限用抵抗 7、逆バイアス電流制限用抵抗 8 の共通点との間にコンデンサ 13 の一方の端子を接続し、その他端をスイッチ 14 に接続してこれをオン/オフすることにより、IGBTゲートの充放電時定数を簡単に切り替えられるようにし、高周波漏れ電流を抑制する。



#### 【特許請求の範囲】

【請求項1】 順バイアス電源、逆バイアス電源、順バイアス用半導体スイッチ、逆バイアス用半導体スイッチ、順バイアス電流制限用抵抗器、逆バイアス電流制限用抵抗器を備えたIGBT駆動回路において、前記順バイアス電流制限用抵抗器と逆バイアス電流制限用抵抗器のコモン点とIGBTゲート間にコンデンサを接続し、このコンデンサの他方をモード切替え用半導体スイッチに接続し、このモード切替え用半導体スイッチの他方を前記順バイアス電源と逆バイアス電源のコモン点に接続し、前記モード切替え用半導体スイッチをオン、オフすることにより、IGBTのターンオン時とターンオフ時の各電圧変化率をそれぞれ独立に切り替え可能にしたことを特徴とするIGBT駆動回路。

【請求項2】 前記コンデンサの一方の端子とIGBTゲート間に他の抵抗器を接続したことを特徴とする請求項1に記載のIGBT駆動回路。

【請求項3】 前記他の抵抗器と並列にダイオードを接続したことを特徴とする請求項2に記載のIGBT駆動回路。

#### 【発明の詳細な説明】

##### 【0001】

【発明の属する技術分野】この発明は、高周波漏れ電流を低減するために、絶縁ゲート形バイポーラトランジスタ（以下、単にIGBTと略記する）のスイッチング時に発生する $dv/dt$ （電圧変化率）の低減モードと、通常の高 $dv/dt$ モード（以下、通常モードともいう）との切り替え機能を備えたIGBT駆動回路に関する。

##### 【0002】

【従来の技術】図7にこの種の従来例を示す。同図において、1は順バイアス用電源、2は逆バイアス用電源、3は順バイアス用MOS型電界効果トランジスタ（MOSFET）、4は逆バイアス用MOSFET、5は順バイアス用MOSFETゲート抵抗、6は逆バイアス用MOSFETゲート抵抗、7は順バイアス用ゲート抵抗、8は逆バイアス用ゲート抵抗、9はIGBT、10はIGBTのゲート・エミッタ抵抗、11は駆動信号入力部である。

【0003】上記のような回路において、IGBT9をターンオンさせるには、駆動信号入力部11にオン信号を入力することによってMOSFET3をオンとし、順バイアス用電源1からMOSFET3および抵抗7、10を介してIGBT9の図示されないゲート容量を充電することにより行なう。一方、IGBT9をターンオフさせるには、駆動信号入力部11にオフ信号を入力することによってMOSFET4をオンとし、このMOSFET4および抵抗8などを経てIGBT9のゲート容量を放電することにより行なう。

##### 【0004】

【発明が解決しようとする課題】図7に示す従来の駆動回路では、外部からIGBTの $dv/dt$ を切り替える切替機能を有しておらず、 $dv/dt$ を変更するには、同図の順バイアス用抵抗7と逆バイアス用抵抗8の抵抗値を個別に調整せざるを得ない。すなわち、IGBTの $dv/dt$ を変えるには、IGBTのゲート容量を充放電する速度を変えれば良いことが知られている。ところで、ターンオン時とターンオフ時ではこの容量が異なるため、図7の回路では順バイアス用抵抗7と逆バイアス用抵抗8の抵抗値を個別に調整して対応することになる。しかし、この調整には長時間の困難な作業が必要で、手軽に $dv/dt$ を切り替えることができず、その結果、高周波漏れ電流の低減も困難であるというわけである。したがって、この発明の課題は、高周波漏れ電流を低減するために、手軽に $dv/dt$ を切り替えられるようにすることにある。

##### 【0005】

【課題を解決するための手段】このような課題を解決すべく、この請求項1の発明では、順バイアス電源、逆バイアス電源、順バイアス用半導体スイッチ、逆バイアス用半導体スイッチ、順バイアス電流制限用抵抗器、逆バイアス電流制限用抵抗器を備えたIGBT駆動回路において、前記順バイアス電流制限用抵抗器と逆バイアス電流制限用抵抗器のコモン点とIGBTゲート間にコンデンサを接続し、このコンデンサの他方をモード切替え用半導体スイッチに接続し、このモード切替え用半導体スイッチの他方を前記順バイアス電源と逆バイアス電源のコモン点に接続し、前記モード切替え用半導体スイッチをオン、オフすることにより、IGBTのターンオン／ターンオフ時の電圧変化率を独立に切り替え可能にしている。この請求項1の発明では、前記コンデンサの一方の端子とIGBTゲート間に他の抵抗器を接続することができる（請求項2の発明）。この請求項2の発明では、前記他の抵抗器と並列にダイオードを接続することができる（請求項3の発明）。

【0006】図5にIGBTの等価回路を示す。図5（a）に示すように、IGBTは電界効果トランジスタ（FET）と、トランジスタからなる複合素子である。つまり、トランジスタのベース（B）、エミッタ（E）間に、FETのドレイン（D）とソース（S）を接続した構成となっている。また、図5（b）に示すように、FETはコンデンサ $C_g$ と、相互コンダクタンス $g_m$ とゲート・ソース間電圧 $V_{gs}$ との積で示される電流源からなり、トランジスタは相互コンダクタンス $g_{be}$ の抵抗と相互コンダクタンス $g_m$ とベース・エミッタ間電圧 $V_{be}$ との積で示される電流源からなるものとして示されている。

【0007】そのターンオン・オフ特性は、図6に示すようなゲートチャージ特性から決まるが、ターンオン・オフ時に $dv/dt$ が発生するメカニズムについて、以

下に説明する。ターンオンのために順バイアスがIGBTゲートに与えられると、 $V_{GE}$ で示すゲート・エミッタ間電圧は、原点(0)→A点→B点へと変化して行く。この過程で、 $V_{CE}$ で示すコレクタ・エミッタ間電圧はE点→F点へと変化する。この変化がターンオン時の $dv/dt$ となる。一方、ターンオフのために逆バイアスがIGBTゲートに与えられると、 $V_{GE}$ はD点→C点→B点→A点へと変化し、 $V_{CE}$ はF点→E点へと変化する。この変化がターンオフ時の $dv/dt$ となる。つまり、 $dv/dt$ を小さく抑制するためには、 $V_{CE}$ が変化する速度を遅くすれば良いことが分かる。なお、この $V_{CE}$ の変化は、 $V_{GE}$ の変化とほぼ同期している。

【0008】さらに、 $V_{GE}$ の変化はゲート容量(図5の $C_g$ 参照)の充電の仕方によって決まる。そこで、この充放電時定数を、コンデンサと半導体スイッチで構成する外部回路にて切り替えることにより、 $dv/dt$ の低減モードと通常モードとで使い分けられるゲート駆動回路を提供することができる。

【0009】

【発明の実施の形態】図1はこの発明の第1の実施の形態を示す回路図である。同図からも明らかなように、この例は、図7に示すものに対し、モード切替信号入力部12、コンデンサ13、モード切替用MOSFET14およびモード切替用MOSFETゲート抵抗15を付加して構成される。すなわち、順バイアス用ゲート抵抗7と逆バイアス用ゲート抵抗8のコモン点と、IGBT9のゲート抵抗との接続点間にコンデンサ13を接続し、コンデンサ13の他方をモード切替用MOSFET14に接続し、モード切替用MOSFET14の他方を順バイアス用電源1と逆バイアス用電源2のコモン点に接続して構成されている。なお、モード切替用としてはMOSFETに限らず、他の半導体スイッチを用いることができる。

【0010】このような構成において、モード切替用MOSFET14がオフの場合は図7の従来例と同じであるが、モード切替信号入力部12に所定の信号を入力してMOSFET14をオンさせることにより、コンデンサ13がIGBT9のゲート・エミッタ間つまりIGBT9のコンデンサ $C_g$ (図5(b)参照)に並列接続され、それによりIGBT9のオン/オフ時のゲート充放電時定数( $T=CR$ )を変えること(図7に示す従来例よりも時定数を大きくすること)が可能となり、その結果、IGBT9のターンオン/オフ時の $dv/dt$ の切り替え、つまり高 $dv/dt$ モードと低 $dv/dt$ モードの運転ができることになる。

【0011】図1の動作につき、図2を参照して説明する。いま、モード切替信号入力部12に、高 $dv/dt$ モードとしての信号(図2(a)参照)を入力してモードを高 $dv/dt$ モードとし、IGBTをオンすべく図2(b)の如きPWM信号のオン信号を駆動信号入力部

11に入力すると、IGBT9のゲート電圧 $V_{GE}$ は図2(c)の如く、一次遅れの形で増加する。この過程で、ゲート電圧 $V_{GE}$ がA点からB点へと変化すると、図2(d)に示すIGBTのコレクタ・エミッタ間電圧 $V_{CE}$ は、図6で説明したようにE点からF点へと変化する。この $V_{CE}$ が変化した電圧を、その変化時間で除したものが、ターンオン時の $dv/dt$ を示す。

【0012】その後、所定の信号を入力して低モードに切り替えた後、IGBT9をオフすべくPWM信号のオフ信号を入力すると、ゲート電圧 $V_{GE}$ は図2(c)の如く、一次遅れの形で減少する。この過程で、ゲート電圧 $V_{GE}$ がB点からA点へと変化すると、図2(d)に示すIGBT9のコレクタ・エミッタ間電圧 $V_{CE}$ は、図6で説明したようにF点からE点へと変化する。この $V_{CE}$ が変化した電圧を、その変化時間で除したものが、ターンオン時の $dv/dt$ を示すことになる。

【0013】図3はこの発明の第2の実施の形態を示す回路図である。これは、図1に示すものに対し、コンデンサ13の一方の端子とIGBT9のゲート抵抗との間に他の抵抗16を接続した点が特徴である。こうすることで、ターンオン時とターンオフ時の充放電時定数を変えることができる。

【0014】図4はこの発明の第3の実施の形態を示す回路図である。これは、図3の変形例で、異なる点はゲート抵抗9と並列にダイオード17を接続した点にある。こうすることで、ターンオン時とターンオフ時の充放電時定数を、図3の場合よりも大きく変えることができる(特に、ターンオフ時はダイオード17で抵抗16をバイパスできるため)、ターンオン時とターンオフ時の $dv/dt$ の設定幅を広げることができる。

【0015】

【発明の効果】この発明によれば、IGBTのゲート充放電時定数をスイッチで切り替えられるようにしたので、 $dv/dt$ の低減モードと通常モードとに手軽に切り替えられるという利点を得られる。

【図面の簡単な説明】

【図1】この発明の第1の実施の形態を示す回路図である。

【図2】図1の動作説明図である。

【図3】この発明の第2の実施の形態を示す回路図である。

【図4】この発明の第3の実施の形態を示す回路図である。

【図5】IGBTの等価回路図である。

【図6】IGBTのゲートチャージ特性説明図である。

【図7】従来例を示す回路図である。

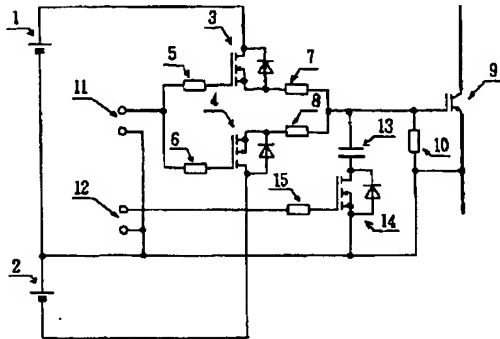
【符号の説明】

1…順バイアス用電源、2…逆バイアス用電源、3…順バイアス用MOS型電界効果トランジスタ(MOSFET)、4…逆バイアス用MOSFET、5…順バイアス

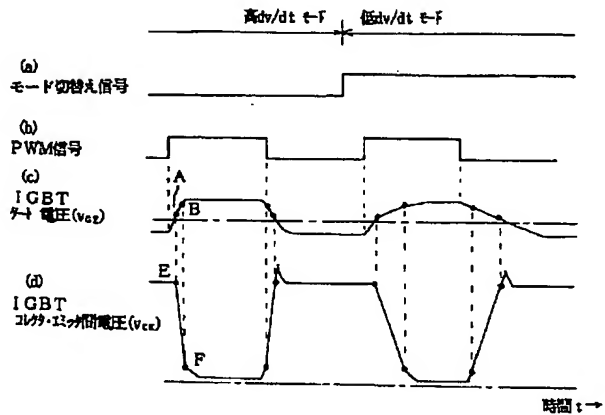
用MOSFETゲート抵抗、6…逆バイアス用MOSFETゲート抵抗、7…順バイアス用ゲート抵抗、8…逆バイアス用ゲート抵抗、9…IGBT、10…IGBTゲート-エミッタ抵抗、11…駆動信号入力部、12…

モード切替信号入力部、13…はコンデンサ、14…モード切替用MOSFET、15…モード切替用MOSFETゲート抵抗、16…ゲート抵抗、17…ダイオード。

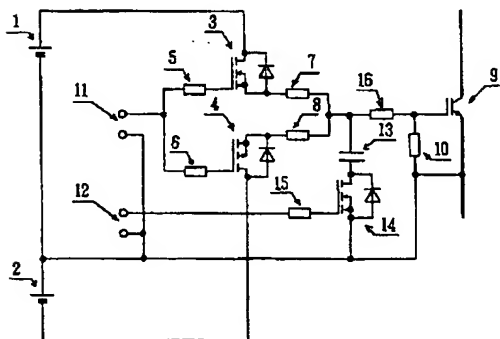
【図1】



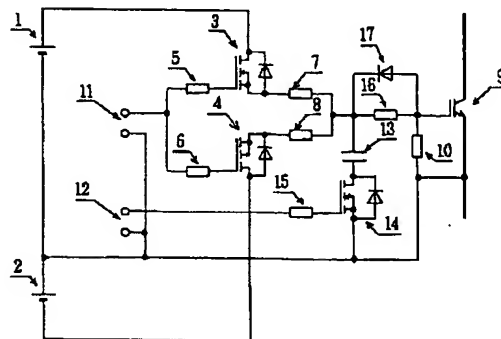
【図2】



【図3】

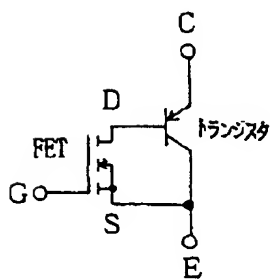


【図4】

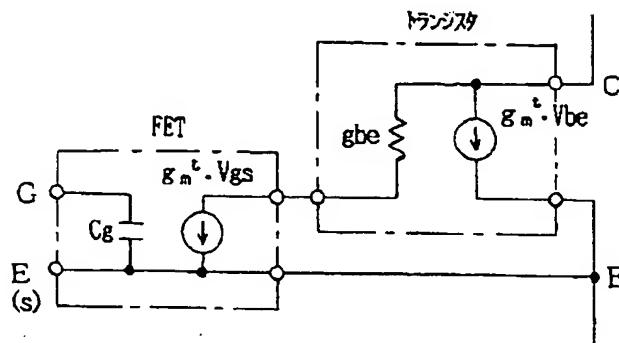


【図5】

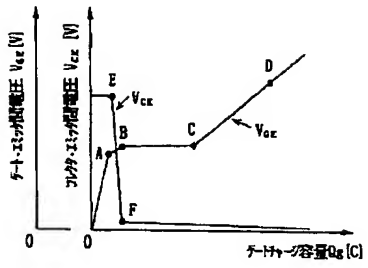
(a)



(b)



【図6】



【图7】

